

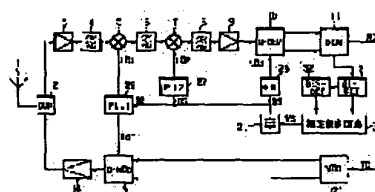
(11)Publication number : **07-297779**
(43)Date of publication of application : **10.11.1995**

(21)Application number : 06-088527
(22)Date of filing : 26.04.1994

(71)Applicant : TOSHIBA CORP
(72)Inventor : ENOKI MASAYUKI

(57)Abstract:

CONSTITUTION: AD AFC circuit is provided with an error rate detection circuit 32 besides a frequency deviation detection circuit 32; and if an error rate BER detected by the error rate detection circuit 32 is lower than a prescribed value, the oscillation frequency of a reference oscillator 21 is controlled in real time in accordance with a frequency deviation Δf detected by the frequency deviation detection circuit 31. If the error rate BER detected by the error rate detection circuit 32 exceeds the prescribed value, the frequency deviation Δf which is detected just before by the frequency deviation detection circuit 31 is latched and held in a RAM. Hereafter, the oscillation frequency of the reference oscillator 21 is controlled in accordance with this latched frequency deviation Δf until the error rate BER is improved to a value lower than the prescribed value.



[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(43)公開日 平成7年(1995)11月10日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 7/26				
H 0 3 J 7/02		8523-5K		
H 0 4 B 1/10	A			
			H 0 4 B 7/ 26	C
		9297-5K	H 0 4 L 27/ 22	Z
審査請求 未請求 請求項の数 3 O L (全 7 頁) 最終頁に続く				

(21)出願番号 特願平6-88527

(22)出願日 平成6年(1994)4月26日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 榎 昌行

東京都日野市旭が丘3丁目1番地の1 株

式会社東芝日野工場内

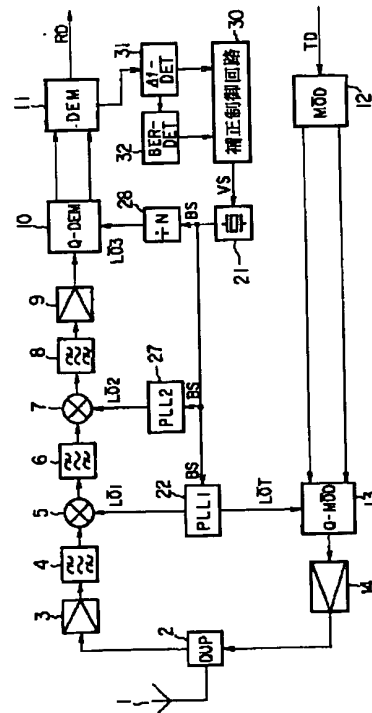
(74)代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 自動周波数制御機能を備えたデジタル無線機

(57) 【要約】

【目的】 回線品質が劣化した場合に誤った周波数制御が行なわれないようにして受信感度の劣化および変調周波数精度の低下を防止する。

【構成】 AFC回路に、周波数偏差検出回路31に加えて誤り率検出回路32を設け、この誤り率検出回路32で検出された誤り率BERが所定値未満のときには、周波数偏差検出回路31により検出された周波数偏差 Δf に応じてリアルタイムに基準発振器21の発振周波数を制御し、一方誤り率検出回路32で検出された誤り率BERが所定値以上に増加したときには、この誤り率BERが増加する直前において周波数偏差検出回路31で検出された周波数偏差 Δf をRAMにラッチ保持し、以後誤り率BERが所定値未満に改善されるまでの間に、このラッチされた周波数偏差 Δf に応じて基準発振器21の発振周波数を制御するようにしたものである。



【特許請求の範囲】

【請求項 1】 受信された無線周波信号を周波数変換回路で中間周波信号に周波数変換したのちデジタル復調回路で復調して復調データを出力する回路系を備えたデジタル無線機において、

制御電圧値に応じた周波数を有する基準周波信号を発生するための電圧制御形の基準発振手段と、この基準発振手段により発生された基準周波信号に基づいて局部発振信号を生成して前記周波数変換回路およびデジタル復調回路に供給するための局部発振手段と、前記復調データから周波数偏差を検出するための周波数偏差検出手段と、

前記復調データから回線品質を表わす情報を検出するための回線品質検出手段と、

前記周波数偏差検出手段により検出された周波数偏差の情報と、前記回線品質検出手段により検出された回線品質を表わす情報とに基づいて、前記周波数偏差を減少させるための前記制御電圧を生成して前記基準発振手段に供給するための周波数補正手段とを具備したことを特徴とする自動周波数制御機能を備えたデジタル無線機。

【請求項 2】 回線品質検出手段は、回線品質を表わす情報として復調データの誤り率を検出し、

周波数補正手段は、この回線品質検出手段により検出された誤り率が所定値未満の状態では、周波数偏差検出手段により検出された周波数偏差を基にこの周波数偏差を零に近付けるべく生成した制御電圧を前記基準発振手段へ供給し、誤り率が所定値以上の状態では、この状態になる前に生成された制御電圧値を保持して前記基準発振手段へ供給することを特徴とする請求項 1 に記載の自動周波数制御機能を備えたデジタル無線機。

【請求項 3】 回線品質検出手段は、周波数偏差と誤り率との対応関係を表わす情報を記憶したテーブルを有し、周波数偏差検出手段により検出された周波数偏差に対応する誤り率を上記テーブルから求めることを特徴とする請求項 1 または請求項 2 に記載の自動周波数制御機能を備えたデジタル無線機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えばデジタル自動車・携帯電話機やデジタルコードレス電話機として使用されるデジタル無線機に係わり、特に自動周波数制御機能を備えたデジタル無線機に関する。

【0002】

【従来の技術】 近年、移動無線通信システムなどの無線通信システムでは、デジタル変復調方式を採用したシステムが運用されている。この種のシステムは、例えば基地局と移動局との間で無線通信を行なう際に、制御信号だけでなく通話音声信号などの通信内容もデジタル化して伝送するもので、秘話性の確保、データとの親和性の向上、無線周波数の有効利用などが可能となる。

【0003】 図 3 は、この種のシステムにおいて移動局として使用されるデジタル無線機の無線変復調部の構成を示す回路ブロック図である。同図において、無線回線を経て到来した無線周波信号は、アンテナ 1 で受信されたのちアンテナ共用器 (DUP) 2 を介して高周波増幅器 3 に入力され、この高周波増幅器 3 で増幅され、さらに高周波フィルタ 4 を介して第 1 のミキサ 5 に入力される。この第 1 のミキサ 5 では、上記受信された無線周波信号が第 1 局部発振信号とミキシングされ、これにより第 1 中間周波信号に周波数変換される。上記第 1 局部発振信号は、基準発振器としての第 1 の水晶発振器 21 から発生される基準周波信号を基に、PLL 回路からなる周波数シンセサイザ 22 により生成される。

【0004】 上記第 1 のミキサ 5 から出力された第 1 中間周波信号は、第 1 中間周波フィルタ 6 で不要波成分が除去されたのち第 2 のミキサ 7 に入力される。そして、この第 2 のミキサ 7 において、第 2 局部発振信号とミキシングされて、上記第 1 中間周波信号よりもさらに低周波の第 2 中間周波信号に周波数変換される。上記第 2 局部発振信号は、独立した第 2 の水晶発振器 23 から発生される。

【0005】 第 2 のミキサ 7 から出力された第 2 中間周波信号は、第 2 中間周波フィルタ 8 で不要波成分が除去されるとともに、中間周波増幅器 9 により増幅されたのち、直交復調器 (Q-DEM) 10 に入力される。この直交復調器 10 は、分配器および 2 つのミキサを備え、分配器により二分岐された第 2 中間周波信号を、2 つのミキサにおいて直交復調用の局部発振信号とそれぞれミキシングして受信ベースバンド信号に復調する。上記直交復調用の局部発振信号は、独立した第 3 の水晶発振器 24 から発生される。上記復調された受信ベースバンド信号はデジタル信号処理回路 (DSP) を使用したデジタル復調回路 (DEM) 11 に入力される。このデジタル復調回路 11 では、上記受信ベースバンド信号を復号信号処理することにより受信データ RD が再生される。

【0006】 一方、送信データ TD は、デジタル変調回路 (MOD) 12 で 2 系統の送信ベースバンド信号に変換されたのち直交変調器 (Q-MOD) 13 に入力される。この直交変調器 13 は 2 つのミキサと合成器とを備え、上記送信ベースバンド信号を各ミキサにおいて直交変調用の局部発振信号とそれぞれミキシングして送信無線周波信号に変換する。上記直交変調用の局部発振信号は、相互に 90° の位相差を有するもので、上記周波数シンセサイザ 22 により生成される。上記各ミキサから出力された送信無線周波信号は、合成器で 1 系統の送信無線信号に合成されたのち送信電力増幅器 14 により電力増幅され、しかるのちアンテナ共用器 2 を介してアンテナ 1 から無線回線へ送信される。

【0007】 ところで、変復調方式として QPSK 方式

を採用したデジタル無線機では、各受信局部発振信号の周波数が温度変化や経年変化さらには電磁波等の外乱の影響により変化すると、受信ベースバンド信号の直交平面上で位相が回転して受信データに誤りが発生する虞れがある。

【0008】そこで、この種の無線機には自動周波数制御（AFC）回路が設けられている。このAFC回路は、例えば図3に示すように第1の水晶発振器21を電圧制御温度補償水晶発振器（VCTCXO）により構成する。そして、デジタル復調回路11に付随して設けられた周波数偏差検出回路25において受信ベースバンド信号の位相の回転量から周波数誤差 Δf を検出し、この周波数誤差 Δf を零にするための制御電圧 V_S を補正制御回路26で生成して上記第1の水晶発振器21に供給することにより、送受信局部発振信号の周波数を補正するようにしている。

【0009】

【発明が解決しようとする課題】ところが、このようなAFC回路を備えた従来のデジタル無線機には次のような解決すべき課題があった。すなわち、移動通信システムで使用される無線機では、通信中にマルチパスフェージング等の影響により無線周波信号の受信電界強度が著しく低下することがある。受信電界強度が著しく低下すると復調ベースバンド信号に雑音成分が現れる。そうすると、周波数偏差検出回路25において上記雑音成分のランダムな周波数が周波数偏差として検出され、これにより基準発振器21の発振周波数が上記雑音成分を含んだ補正情報により補正されることになる。このため、受信局部発振周波数および送信局部発振周波数が上記雑音成分によって変動してしまい、この結果受信系においては受信感度の急激な劣化を招く。また送信系においては、送信無線周波数に雑音成分が混入するため変調周波数精度の低下を招く。

【0010】本発明は上記事情に着目してなされたもので、その目的とするところは、回線品質が劣化した場合に誤った周波数制御が行なわれないようにして受信感度の劣化および変調周波数精度の低下を防止し、これにより良好な送受信特性を保持することができる自動周波数制御機能を備えたデジタル無線機を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するために本発明は、受信された無線周波信号を周波数変換回路で中間周波信号に周波数変換したのちデジタル復調回路で復調して復調データを出力する回路系を備えたデジタル無線機において、局部発振信号を発生する局部発振手段に基準周波信号を供給する基準発振手段として、制御電圧により発振周波数を可変可能な電圧制御形の基準発振手段を設け、かつ上記復調データから周波数偏差を検出する周波数偏差検出手段と、上記復調データから

回線品質を表わす情報を検出する回線品質検出手段と、周波数補正手段とを設けて、この周波数補正手段により、上記周波数偏差検出手段により検出された周波数偏差の情報と、上記回線品質検出手段により検出された回線品質を表わす情報とに基づいて、上記周波数偏差を減少させるための制御電圧を生成して上記基準発振手段に供給するようにしたものである。

【0012】また本発明は、回線品質検出手段により、回線品質を表わす情報として復調データの誤り率を検出し、周波数補正手段において、この回線品質検出手段により検出された誤り率が所定値未満の状態では、周波数偏差検出手段により検出された周波数偏差を基にこの周波数偏差を零に近付けるべく生成した制御電圧を前記基準発振手段へ供給し、これに対し誤り率が所定値以上の状態では、この状態になる前に生成された制御電圧値を保持して前記基準発振手段へ供給するようにしたことを特徴としている。

【0013】さらに本発明は、回線品質検出手段に、周波数偏差と誤り率との対応関係を表わす情報を記憶したテーブルを設け、周波数偏差検出手段により検出された周波数偏差に対応する誤り率を上記テーブルから求めることも特徴としている。

【0014】

【作用】この結果本発明によれば、基準発振手段の発振周波数を制御するための制御電圧が、周波数偏差検出手段により検出された周波数偏差の情報と、回線品質検出手段により検出された回線品質を表わす情報とに基づいて生成され、基準発振手段に供給される。このため、例えばマルチパスフェージングの影響により回線品質が著しく低下し、これにより復調ベースバンド信号のC/Nが劣化した場合には、この状態で検出される周波数偏差の情報を採用せずに、回線品質が低下する前の状態で検出された周波数偏差の情報を基に制御電圧が生成されることになる。したがって、回線品質の劣化の影響を低減して局部発振信号周波数を常に適切な値に安定に保持することが可能となり、これにより受信感度の劣化防止および送信変調周波数精度の低下防止を図ることができる。

【0015】また本発明によれば、回線品質として受信データの誤り率が検出され、この検出された誤り率が所定値未満の状態では、周波数偏差を基にこの周波数偏差を零に近付けるべく生成した制御電圧が基準発振手段へ供給され、これに対し誤り率が所定値以上の状態では、この状態になる直前に生成された制御電圧値が保持されて基準発振手段へ供給される。このため、回線品質が著しく劣化している状態でも局部発振信号周波数を正しい値に保つことが可能となる。

【0016】さらに本発明によれば、周波数偏差と誤り率との対応関係を表わす情報を記憶したテーブルを用いて受信データの誤り率が検出される。このため、誤り率

を複雑な信号処理や演算処理を行なうことなく周波数偏差の検出値を基に簡単に検出することができる。

【0017】

【実施例】図1は、本発明の一実施例に係わるAFC機能を備えたデジタル無線機の無線変復調部の構成を示す回路ブロック図である。なお、同図において前記図3と同一部分には同一符号を付して詳しい説明は省略する。

【0018】本実施例の無線機は、局部発振用に1台の基準発振器21を備えている。この基準発振器21は、電圧制御温度補償水晶発振器(VCTCXO)を使用した高精度の発振器であり、制御電圧に応じた周波数を有する基準周波信号BSを発生する。この基準発振器21により発生された基準周波信号BSは、周波数シンセサイザ22、27および分周回路(÷N)28にそれぞれ供給される。

【0019】周波数シンセサイザ22は、図示しない制御回路から与えられた無線チャネルに対応する分周数可変信号に応じて、上記基準発振器21により発生された基準周波信号BSを基に受信周波数変換用の第1局部発振信号LO1および直交変調用の送信局部発振信号LOTをそれぞれ生成する。そして、第1局部発振信号LO1を第1のミキサ5に供給し、一方送信局部発振信号LOTを直交変調器13に供給する。送信局部発振信号LOTは、位相が互いに直交した2つの信号からなる。

【0020】周波数シンセサイザ27は、予め定められた分周数に応じて、上記基準発振器21により発生された基準周波信号BSを基に第2局部発振信号LO2を生成し、この第2局部発振信号LO2を第2のミキサ7に供給する。

【0021】分周回路28は、上記基準発振器21により発生された基準周波信号BSの周波数をN分周することにより、直交復調用の局部発振信号LO3を発生する。この局部発振信号LO3は位相が互いに直交した2つの信号からなり、それぞれ直交復調器10の2つのミキサに供給される。

【0022】ところで本実施例の無線機は、AFC回路を構成するものとして周波数偏差検出回路(Δf -DET)31と、誤り率検出回路(BER-DET)32と、補正制御回路30とを備えている。

【0023】周波数偏差検出回路31は、直交復調後のベースバンド信号における位相点の正規位置からの回転量を基に周波数偏差 Δf を検出する。誤り率検出回路32は、上記周波数偏差 Δf と受信データのビット誤り率BERとの対応関係を表わすテーブル情報を記憶したメモリを有している。そして、上記周波数偏差検出回路31により検出された周波数偏差 Δf を上記メモリにアドレスとして与えることにより、対応するビット誤り率BERを得る。そして、このビット誤り率BERを予め設定したしきい値と比較してしきい値以上に増加したか否

かを判定し、その判定情報を補正制御回路30へ出力する。

【0024】補正制御回路30は、上記周波数偏差検出回路31により検出された周波数偏差 Δf および上記誤り率検出回路32から出力された判定情報に基づいて、基準発振器21の発振周波数を制御するための制御電圧VSを生成して基準発振器21に供給するものである。

【0025】図2は、この補正制御回路30の構成を示す回路ブロック図である。補正制御回路30は、スイッチ回路301と、RAM302と、周波数/電圧変換回路(f/V)303と、デジタル/アナログ変換器(D/A)304とを備えている。

【0026】スイッチ回路301は、上記誤り率検出回路32から出力された判定情報に応じてオンオフ動作する。RAM302は、上記スイッチ回路301を介して入力された周波数偏差 Δf の検出情報をラッチする機能を有するもので、上記スイッチ回路301のオン期間には上記周波数偏差 Δf の検出情報をそのまま周波数/電圧変換回路303に供給する。一方、上記スイッチ回路301がオフになると、このスイッチ回路301がオフ状態になる直前に入力された周波数偏差 Δf の検出情報をラッチし、このラッチした周波数偏差 Δf の検出情報を上記スイッチ回路301がオフとなっている期間中継続して周波数/電圧変換回路303に供給する。

【0027】周波数/電圧変換回路303は、周波数偏差 Δf と制御電圧VSとの対応関係を表わすテーブル情報が予め記憶されたメモリを有している。そして、上記RAM302から周波数偏差 Δf の検出情報がアドレスとして入力されると、この周波数偏差 Δf に対応するデジタル制御電圧VSを読み出してデジタル/アナログ変換回路304へ供給する。デジタル/アナログ変換回路304は、上記周波数/電圧変換回路303から供給されたデジタル制御電圧VSをアナログ値に変換して基準発振器21に供給する。

【0028】次に、以上のように構成されたデジタル無線機におけるAFC動作を説明する。通信が開始されると、周波数偏差検出回路31では復調ベースバンド信号の位相位置の変化から周波数偏差 Δf が検出され、また誤り率検出回路32ではこの周波数偏差 Δf の検出情報を基にビット誤り率BERが検出される。そして、これらの検出情報を基に、補正制御回路30では基準発振器21の発振周波数の補正制御が次のように行なわれる。

【0029】すなわち、まず無線回線の品質が良好な状態では、復調ベースバンド信号のC/Nは高く、このため復調ベースバンド信号に混入している雑音成分は局部発振信号の周波数ずれに相当する成分のみとなる。このため、周波数偏差検出回路31において検出される周波数偏差 Δf は、上記局部発振信号の周波数ずれに相当する比較的小さなものとなり、これにより誤り率検出回路

32で検出されるビット誤り率BERはしきい値未満の小さい値となる。したがって、補正制御回路30のスイッチ301はオン状態（導通状態）を保ち、このため上記周波数偏差 Δf の検出情報はRAM302を介してそのまま周波数／電圧変換回路303に入力される。

【0030】したがって、周波数／電圧変換回路303からは上記周波数偏差 Δf の検出情報に応じた制御電圧VSが出力され、この制御電圧VSはデジタル／アナログ変換回路304でアナログ信号に変換されたのち基準発振器21に供給される。すなわち、基準発振器21には、復調ベースバンド信号から検出された周波数偏差 Δf に対応する制御電圧VSがリアルタイムで供給される。したがって、基準発振器21の発振周波数は、上記制御電圧VSに応じて上記周波数偏差 Δf が零になる方向に補正される。

【0031】なお、この周波数偏差 Δf の補正方式としては例えば次のような方式が使用される。すなわち、周波数偏差 Δf が検出された場合、先ず粗調整がおこなわれる。この粗調整では、検出された周波数偏差 Δf に関連する所定の5つの粗調整値 $+2\Delta f'$ 、 $+\Delta f'$ 、 0 、 $-\Delta f'$ 、 $-2\Delta f'$ （ $\Delta f' < \Delta f$ ）を順に選択し、選択するごとにこの粗調整値に対応する制御電圧VSを発生して基準発振器21に供給する。そして、周波数偏差 Δf が最も小さくなったときの粗調整値を仮固定する。次に、この仮固定された粗調整値を基準に微調整値 $+\Delta f''$ 、 $-\Delta f''$ （ $\Delta f'' < \Delta f'$ ）を設定して、これらの微調整値 $+\Delta f''$ 、 $-\Delta f''$ 分ずつ制御電圧VSを可変して基準発振器21の発振周波数を可変制御する。かくして、周波数偏差 Δf の補正が行なわれる。

【0032】さて、いま例えばマルチパスフェージングの影響により無線周波信号の受信電界強度が著しく低下し、これにより復調ベースバンド信号のC/Nが低下したとする。そうすると、周波数偏差検出回路31において検出される周波数偏差 Δf が著しく増加し、これにより誤り率検出回路32で検出されるビット誤り率BERがしきい値以上に増加する。このため、補正制御回路30のスイッチ回路301はオフ状態（非導通状態）となり、これによりRAM302への上記周波数偏差 Δf の検出情報の入力断たれる。したがって、RAM302からは、上記スイッチ回路301がオフ状態になる直前にRAM302に入力された周波数偏差 Δf の検出情報がラッチされる。そして、以後上記スイッチ回路301がオン状態に復帰するまで、このラッチされた周波数偏差 Δf の検出情報に応じた制御電圧VSが継続して出力され、基準発振器21に供給される。すなわち、復調ベースバンド信号のC/Nが著しく低下している期間中には、この期間に検出される周波数偏差 Δf に代わって、C/Nが低下する直前の周波数偏差 Δf に応じた制御電圧VSが基準発振器21に供給される。

【0033】したがって、C/Nの著しい劣化により復

調ベースバンド信号に混入した周波数のランダムな雑音成分が周波数偏差として検出されても、これに影響されことなく正確に局部発振信号周波数の補正を行なうことが可能となる。

【0034】以上のように本実施例では、周波数偏差検出回路31に加えて誤り率検出回路32を設け、この誤り率検出回路32で検出された誤り率BERが所定値未満のときには周波数偏差検出回路31により検出された周波数偏差 Δf に応じてリアルタイムに基準発振器21の発振周波数を制御し、一方誤り率検出回路32で検出された誤り率BERが所定値以上に増加したときには、この誤り率BERが増加する直前に周波数偏差検出回路31により検出された周波数偏差 Δf をラッチ保持し、以後誤り率BERが所定値未満に改善されるまでの間にこのラッチされた周波数偏差 Δf に応じて基準発振器21の発振周波数を制御するようにしている。

【0035】したがって本実施例であれば、例えばマルチパスフェージングにより回線品質が著しく劣化し、これにより復調ベースバンド信号のC/Nが低下してそのランダムな雑音成分が周波数偏差 Δf として検出されたとしても、この周波数偏差 Δf により誤ったAFC動作が行なわれないようにすることができる。したがって、AFC動作の安定性を高めることができ、これにより受信感度の劣化防止および送信変調周波数精度の低下防止を図ることができる。

【0036】また本実施例では、回線品質が著しく劣化している期間において、先に述べたように品質劣化の直前に検出された周波数偏差 Δf の値をラッチ保持し、この保持した値に応じた周波数に基準発振器21の発振周波数を保持するようにしている。このため、回線品質が劣化している期間中にも局部発振信号を安定に発生できることは勿論のこと、回線品質が良好な状態に復旧した場合に円滑に通常のAFC動作に移行することができ、これにより通信の安定性を高く保持することができる。

【0037】ちなみに、回線品質が劣化したときに、制御電圧VSを保持せずただ単にAFC動作を停止する方式であると、回線品質が劣化している期間中に制御電圧VSは不定になるため、局部発振周波数は大きく変化してしまい、この結果回線品質が良好な状態に復旧したときのAFC動作の復旧に時間がかかる。

【0038】さらに本実施例によれば、誤り率検出回路32に周波数偏差 Δf と誤り率BERとの対応関係を表わす情報を記憶したテーブルを設け、このテーブルを用いて受信データの誤り率を推定するようにしている。このため、誤り率BERを複雑な信号処理や演算処理を行なうことなく周波数偏差 Δf の検出値を基に簡単に検出することができる。

【0039】なお、本発明は上記実施例に限定されるものではない。例えば、上記実施例では誤り率BERの判定を一つのしきい値により行なったが、複数のしきい値

により行ない、その各判定結果を用いてAFC動作を段階的に停止させるようにしてもよい。その具体例としては、例えばAFCループに複数の時定数を設定し、誤り率BERの増加にしたがって大きな時定数を選択するような構成が考えられる。

【0040】また、誤り率が少ない状態に復帰したことを判定するしきい値を、誤り率の増加判定を行なうしきい値よりも小さい値に設定してもよい。このように構成すると、回線品質の劣化判定と回線品質の復旧判定との間にヒステリシス特性を持たせることができ、これにより一層安定なAFC停止制御を行なうことができる。

【0041】さらに、回線品質検出手段としては、誤り率BERを検出するもの以外に復調ベースバンド信号のアイパターンの開口を測定してもよく、その他基準発振器の構成や、周波数偏差検出回路の構成、周波数補正手段の構成、制御手順および制御内容、デジタル無線機の種類やその構成等についても、本発明の要旨を逸脱しない範囲で種々変形して実施できる。

【0042】

【発明の効果】以上詳述したように本発明では、局部発振信号を発生する局部発振手段に基準周波信号を供給する基準発振手段として、制御電圧により発振周波数を可変可能な電圧制御形の基準発振手段を設け、かつ上記復調データから周波数偏差を検出する周波数偏差検出手段と、上記復調データから回線品質を表わす情報を検出する回線品質検出手段と、周波数補正手段とを設けて、この周波数補正手段により、上記周波数偏差検出手段により検出された周波数偏差の情報と、上記回線品質検出手段により検出された回線品質を表わす情報とに基づいて、上記周波数偏差を減少させるための制御電圧を生成して上記基準発振手段に供給するようにしている。

【0043】したがって本発明によれば、受信電界強度が低下した場合に誤った周波数制御が行なわれないようにすることができ、これにより受信感度の劣化および変調周波数精度の低下を防止して、良好な送受信特性を保持することができる自動周波数制御機能を備えたデジタル無線機を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係わるAFC回路を備えたデジタル無線機の構成を示す回路ブロック図。

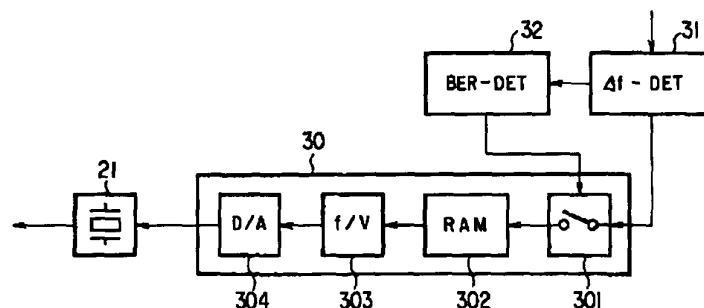
【図2】図1に示したAFC回路の補正制御回路の構成を示す回路ブロック図。

【図3】従来のAFC回路を備えたデジタル無線機の構成の一例を示す回路ブロック図。

【符号の説明】

- 1…アンテナ
- 2…アンテナ共用器
- 3…高周波増幅器
- 4…高周波フィルタ
- 5…第1のミキサ
- 6…第1中間周波フィルタ
- 7…第2のミキサ
- 8…第2中間周波フィルタ
- 9…中間周波増幅器
- 10…直交復調器
- 11…デジタル復調器
- 12…デジタル変調器
- 13…直交変調器
- 14…送信電力増幅器
- 21…基準発振器
- 22, 27…周波数シンセサイザ
- 28…分周回路
- 30…補正制御回路
- 31…周波数偏差検出回路 (Δf -DET)
- 32…誤り率検出回路 (BER-DET)
- 301…スイッチ回路
- 302…ラッチ用のRAM
- 303…周波数/電圧変換回路 (f/V)
- 304…デジタル/アナログ変換器 (D/A)
- Δf …周波数偏差
- VS…制御電圧
- BS…基準周波信号
- BER…ビット誤り率

【図2】



[illegible]

The diagram illustrates a PLL-based frequency synthesizer with feedback. The main signal path consists of a series of blocks: a duplexer (2), a mixer (3), a filter (4), a multiplier (5), a filter (6), a multiplier (7), a filter (8), a mixer (9), a Q-Demodulator (10), a Demodulator (11), and a Frequency Divider (12). The output of the divider (12) is fed back to the PLL (22) and the Q-MOD (13). The PLL (22) also receives a reference signal (1) and controls the mixer (3) and the Q-MOD (13). The Q-MOD (13) is also controlled by the PLL (22) and the Q-Demodulator (10). The Q-Demodulator (10) is controlled by the PLL (22) and the Q-MOD (13). The Demodulator (11) is controlled by the PLL (22) and the Q-Demodulator (10). The Frequency Divider (12) is controlled by the PLL (22) and the Q-MOD (13). The output of the divider (12) is fed back to the PLL (22) and the Q-MOD (13). The PLL (22) also receives a reference signal (1) and controls the mixer (3) and the Q-MOD (13). The Q-MOD (13) is also controlled by the PLL (22) and the Q-Demodulator (10). The Q-Demodulator (10) is controlled by the PLL (22) and the Q-MOD (13). The Demodulator (11) is controlled by the PLL (22) and the Q-Demodulator (10). The Frequency Divider (12) is controlled by the PLL (22) and the Q-MOD (13). The output of the divider (12) is fed back to the PLL (22) and the Q-MOD (13).

技術表示箇所